



VF-Z7020图像开发板 **V3.0**

深圳市奥唯思科技有限公司











CONTENTS 目录

- 01 SZOVS 公司介绍
- 02 Xilinx FPGA开发板介绍
- 03 XC7Z020 FPGA芯片介绍
- 04 VF-Z7020 开发板介绍
- 05 VF-Z7020 Demo资料介绍
- 06 更多产品图片

O1 PART









深圳市奥唯思科技有限公司

SHENZHEN OVS TECHNOLOGY CO.,LTD.

深圳市深圳奥唯思科技有限公司,简称奥唯思(SZOVS),成立于2021年,坐落于深圳南山。公司核心团队有着数十年的**FPGA图像开发**经验,以及**多媒体ASIC**芯片设计积累。

公司专注于**FPGA图像处理**平台推广、**全国产ISP**相机研制、 **FPGA电子内窥镜系统**开发等,致力于为客户提供快速可量产、高性价比的FPGA图像加速解决方案。



Verilog HDL关键字



奥唯思,为FPGA图像而生......



我是作者: FPGA界·韩老师



Coming Soon...



















2008年 2012年

2015年

2022年

2024年

2025年

杭州电子科技大学 (本科)

西安电子科技大学(硕士)

中兴微电子技术有限公司 (ZXIC)

深圳市奥唯思科技有限公司 (SZOVS)

18年来,从FPGA到图像处理,从逻辑设计到时序约束

- ◆ 入行FPGA 18年,玩转易灵思、高云、Xilinx、Altera、Lattice、紫光、安路、京微雅阁等FPGA
- ◆ 写过近10本FPGA书籍,大部分已经是高校的授课教程,培养FPGA下一代
- ◆ 指导 + 培养过无数FPGA设计、ASIC原型验证工程师
- ◆ 任多个高校 外聘授课教师、企业导师









凭着FPGA行业十几年的技术积累,奥唯思帮客户快速方案落地,为**易灵思、高云、安路、Lattice、图为科技、创龙科技、思特威、成都微光**等知名企业提供FPGA图像解决方案,得到了市场广泛的支持与认可……











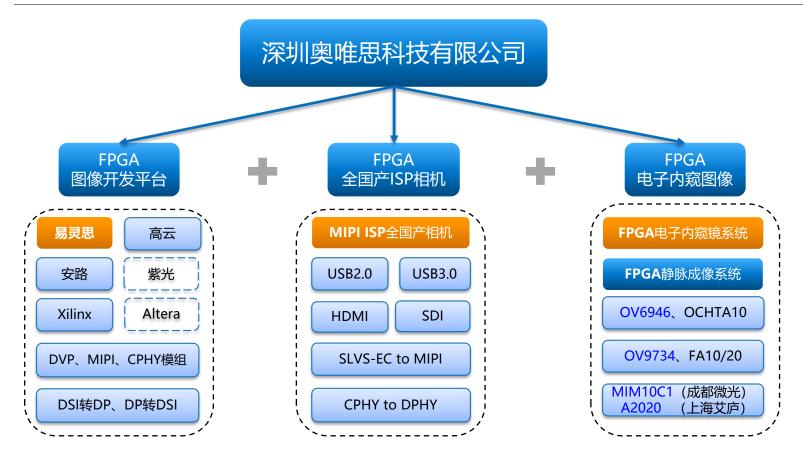


奥唯思,为FPGA图像而生……

www.szovs.com





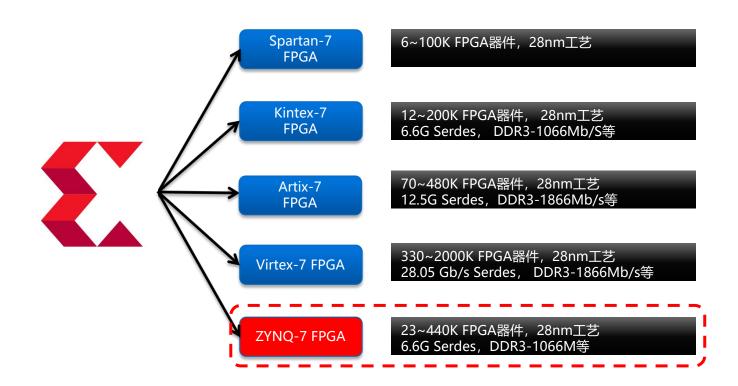


02 PART



Xilinx FPGA开发板介绍







FPGA开发板产品-赛灵思相关





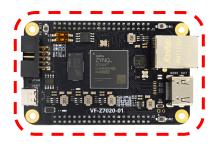




VF-X100K676 赛灵思<mark>A7</mark> FPGA图像开发板



VF-X70K676 赛灵思K7 FPGA图像开发板



VF-Z7020 赛灵思<mark>ZYNQ</mark> FPGA开发板

型 号	系列	资源	存储	DVP 相机	MIPI 相机	图像 接口	通信接口	特性描述
VF-X25K255	Spartan7	25K	DDR3	√		HDMI, LVDS, RGB 子卡	UART USB2.0 卡	配套《FPGA图像》1书 入门级25K FPGA开发板
VF-X100K676 VF-X200K676	Artix7	100K 200K	DDR3*2	√	√ 双目	HDMI, LVDS MIPI CSI, RGB子卡	UART PCIE2.0 SFP USB3.0 以太网	配套《FPGA图像》1书 进阶100/200K FPGA开发板
VF-X70K676	Kintex7	70K	DDR3*2	√ 双目		HDMI, LVDS RGB子卡	UART PCIE2.0 SFP	配套《FPGA图像》1书 进阶70K FPGA开发板
VF-Z7020	ZYNQ	85K	DDR3	V	√	RGB HDMI	UART 以太网	入门ZYNQ图像处理 完整的MIPI解决方案



CMOS摄像头模组





















型号	厂家	色彩	靶面	像素	分辨率	曝光	帧率	接口	镜头	焦距	特性
VS-SC535HGS	思特威	黑白	2/3	3.45um	2440*2048	全局	80	MIPI DPHY	СП	16mm	大靶面、高分、全局
VS-SC233HGS	思特威	黑/彩	1/2.6	3.0um	1920*1080	全局	120	MIPI DHPY	M12	3.6mm	全局、高速、1080P
VS-SC130GS	思特威	黑/彩	1/2.7	4um	1280*1024	全局	240	MIPI DHPY	M12	3.6mm	全局、高速、低照度
VS-SC2210	思特威	彩色	1/1.8	4um	1920*1080	卷帘	60	MIPI DPHY	M12	6mm	大靶面、低照度
VS-SC101IOT	思特威	彩色	1/4.2	2.9um	1280*720	卷帘	30	DVP 8bit	M12	4mm	彩色、集成ISP
VS-IMX586	索尼	彩色	1/2	0.8um	8000*6000	卷帘	30	MIPI CPHY	/	3.95mm	4800万,CPHY相机
VS-AR0135	Aptina	黑白	1/3	3.75um	1280*1024	全局	60	DVP 8bit	M12	3.6mm	全局黑白、车规
VS-MT9V034	Micron	黑白	1/3	6um	752*480	全局	60	DVP 8bit	M12	4mm	全局、850nm敏感
VS-OV5640	豪威	彩色	1/4	1.4um	2592*1944	卷帘	15	DVP 8bit	M12	4mm	彩色,集成ISP
VS-MT9M001	Micron	彩色	1/2	5.2um	1280*1024	卷帘	30	DVP 8bit	M12	8mm	大靶面、低成本

备注: 提供基于Xilinx FPGA的驱动Demo

03 PART



XC7Z020 FPGA 芯片介绍



XC7Z020CLG484 FPGA硬件资源



Zynq®-7000 All Programmable SoC Family

		Cost-Optimized Devices				Mid-Range Devices					
	Device Name		Z-7012S	Z-7014S	Z-7010	Z-7015	Z-7020	Z-7030	Z-7035	Z-7045	Z-7100
	Part Number		XC7Z012S	XC7Z014S			XC7Z020	XC7Z030	XC7Z035	XC7Z045	XC7Z100
			Single-Core Dual-Core ARM Dual-Core ARM								
	ARM® Co	ortex™-A9 N	/IPCore™	Cortex-A9 MPCore			Cortex-A9 MPCore				
	U	Up to 766MHz Up to 866MHz Up to 1GHz ⁽¹⁾									
P	rocessor Extensions	NEON™ SIMD Engine and Single/Double Precision Floating Point Unit per processor									
	L1 Cache										
Externa External Statio	L2 Cache						512KB				
	On-Chip Memory						256KB				
Externa	I Memory Support ⁽²⁾					The state of the s	DR3L, DDR2	Action of the Contract of the			
External Statio	: Memory Support ⁽²⁾						d-SPI, NAN				
	DMA Channels					LADINAGE	dedicated t	- 1 - 1 - 1 - 1 - 1 - 1 - 1 - 1 - 1 - 1			
	Peripherals		2x UART, 2x CAN 2.0B, 2x I2C, 2x SPI, 4x 32b GPIO								
Periphera	2x USB 2.0 (OTG), 2x Tri-mode Gigabit Ethernet, 2x SD/SDIO										
	RSA Authentication of First Stage Boot Loader,										
	AES and SHA 256b Decryption and Authentication for Secure Boot										
Processing System to Programmable Logic Interface Ports (Primary Interfaces & Interrupts Only)		2x AXI 32b Master, 2x AXI 32b Slave									
		4x AXI 64b/32b Memory									
		AXI 64b ACP 16 Interrupts									
7 Series PL Equivalent		Artix®-7	Artix-7	Artix-7	Artix-7	Artix-7	Artix-7	Kintex®-7	Kintex-7	Kintex-7	Kintex-7
	Logic Cells	23K	55K	65K	28K	74K	85K	125K	275K	350K	444K
Lo	ok-Up Tables (LUTs)	14,400	34,400	40,600	17,600	46,200	53,200	78,600	171,900	218,600	277,400
	Flip-Flops	28,800	68,800	81,200	35,200	92,400	106,400	157,200	343,800	437,200	554,800
	Total Block RAM			3.8Mb	2.1Mb	3.3Mb	4.9Mb	9.3Mb	17.6Mb	19.2Mb	26.5Mb
	(50)	(72)	(107)	(60)	(95)	(140)	(265)	(500)	(545)	(755)	
	DSP Slices	66	120	170	80	160	220	400	900	900	2,020
	_	Gen2 x4	_	_	Gen2 x4	_	Gen2 x4	Gen2 x8	Gen2 x8	Gen2 x8	
Analog Mixed Sig	gnal (AMS) / XADC(2)				2x 12 bit,	MSPS ADC	with up to	17 Differentia	Il Inputs		
Total Block RAM Total Block RAM (# 36Kb Blocks) DSP Slices PCI Express® Analog Mixed Signal (AMS) / XADC ⁽²⁾ Security ⁽³⁾		AES & SHA 256b Decryption & Authentication for Secure Programmable Logic Config									
	Commercial		-1			-1			-1		-1
Speed Grades	Extended		-2			-2,-3		-2,-3			-2
100//	Industrial		-1, -2			-1, -2, -1L		-1, -2, -2L			-1, -2, -2L

O₄ PART



VF-ZYNQ7020 开发板介绍

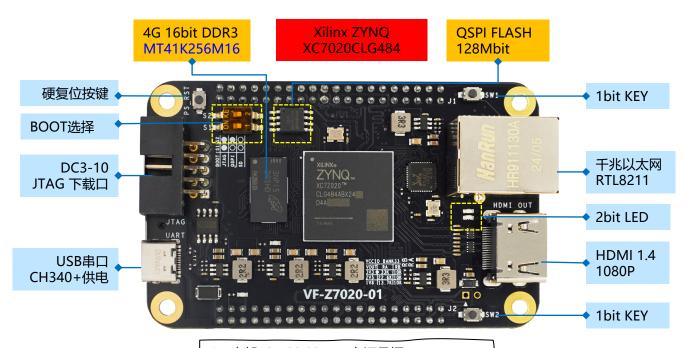






参数	描述
供应商	深圳市奥唯思科技有限公司
核心板型号	VF-Z7020
FPGA厂家	Xilinx (赛灵思) ZYNQ-7系列
FPGA型号	XC7020CLG484
FPGA资源	85K 逻辑单元,集成DDR3软核,220个DSP
开发板尺寸	86mm * 53mm
DDR3存储	4G 16bit DDR3: MT41K256M16 或 K4B4G1646E-BYMA
板载FLASH	128Mbit SPI FLASH: W25Q128JVSIQ
核心板外设	1) 1个USB串口 2) 2个测试LED, 2个用户按键, 1个硬复位按键 3) 1个干兆以太网口, 一个HDMI口
其他接口	板载2.54mm 2*5 JTAG下载口
排针接口	2.54mm 40P*2排针引出,各34个IO(PL)
供电	集成USB串口供电口 排针底板输入5V DC



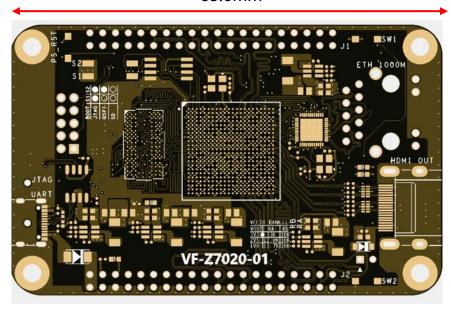


1) 底部PS: 33.33MHz有源晶振 2) 底部PL: 50MHz有源晶振

3) 底板PS: TF卡槽, 2Kbit EEPROM



85.6mm



53 mm



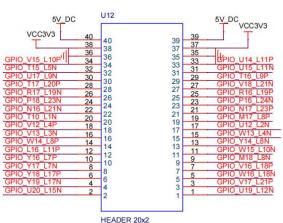


RGBLCD屏幕接口

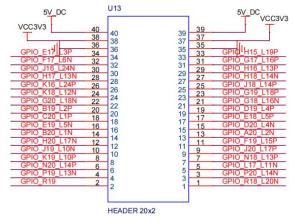


MIPI摄像头接口

DVP摄像头接口



HEADER 2012



05 PART



VF-Z7020 Demo资料介绍



FPGA开发板 基础Demo介绍



Tu-	01	PL	LED	TEST	XC7	Z020.zi	p

14_PL_BRAM_TEST_XC7Z020.zip

15_PS_TO_PL_REG_XC7Z020.zip

16_PS_UART_TEST_XC7Z020.zip

17 PS EMIO NET TEST.zip

18_PS_TIMER_TEST_XC7Z020.zip

19_PS_KEY_EMIO_TEST_XC7Z020.zip

2 07_PS_LED_TEST_EMIO_XC7Z020.zip

20_PS_GPIO_INTERRUPT_XC7Z020.zip

1 08_QSPI_BOOT_TEST_XC7Z020.zip

21_VIO_TEST_XC7Z020.zip

4 09_TF_BOOT_TEST_XC7Z020.zip

23_VDMA_HDMI_TEST_XC7Z020.zip

10_PL_SIMULATION_TEST_XC7Z020.zip

24_VDMA_HDMI_TEST_720P_XC7Z020.zip

11_PL_ILA_TEST_XC7Z020.zip

24_VDMA_HDMI_TEST_1080P_XC7Z020.zip

12 PL PWM TEST XC7Z020.zip

25_VDMA_HDMI_TEST_720P_TF_TEST_XC7Z020.zip

13_CLOCK_TEST_XC7Z020.zip

25_VDMA_HDMI_TEST_1080P_TF_TEST_XC7Z020.zip



FPGA开发板 图像Demo介绍



序号	工程名	设计描述
1	01_RGBLCD_Test_800480	800*480 RGBLCD测试工程
2	02_RGBLCD_Test_1024600	1024*600 RGBLCD 测试工程
3	03_HDMI_Test_720P	1280*720 HDMI 测试工程
4	04_DVP_AR0135_RGBLCD_800480	基于AR0135 DVP相机的RGB屏(800*480)实时成像案例
5	05_DVP_AR0135_RGBLCD_1024600	基于AR0135 DVP相机的RGB屏(1024*600)实时成像案例
6	06_DVP_AR0135_HDMI_720P	基于AR0135 DVP相机的HDMI屏(1280*720)实时成像案例
7	07_MIPI_SC130GS_RGBLCD_800480	基于SC130GS MIPI 4lane相机的RGB屏(800*480)实时成像案例
8	08_MIPI_SC130GS_RGBLCD_1024600	基于SC130GS MIPI 4lane相机的RGB屏(1024*600)实时成像案例
9	09_MIPI_SC130GS_HDMI_720P	基于SC130GS MIPI 4lane相机的HDMI屏(1280*720)实时成像案例
10	10_MIPI_SC233HGS_RGBLCD_1024600	基于SC233HGS MIPI 4lane相机的RGB屏(1024*600)实时成像案例
11	11_MIPI_SC233HGS_HDMI_720P	基于SC233HGS MIPI 4lane相机的HDMI屏(1280*720)实时成像案例
12	12_MIPI_SC2210_RGBLCD_1024600	基于SC2210 MIPI 4lane相机的RGB屏(1024*600)实时成像案例
13	13_MIPI_SC2210_HDMI_1080P	基于SC2210 MIPI 4lane相机的HDMI屏(1920*1080)实时成像案例



FPGA开发板 套餐介绍











Xilinx FPGA下载器

可选



AR0135 130万全局黑白



SC130GS 130万全局黑白



SC2210 200万卷帘彩色

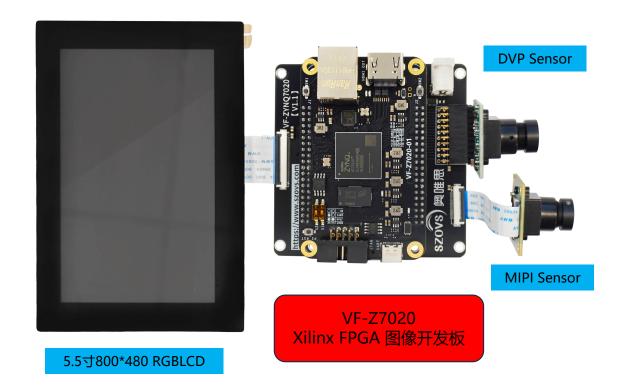


SC233HGS 200万全局黑白



VF-Z7020 开发板测试场景





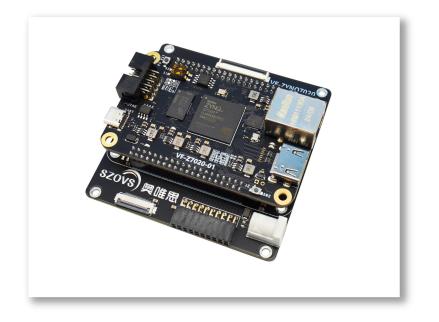
06 PART

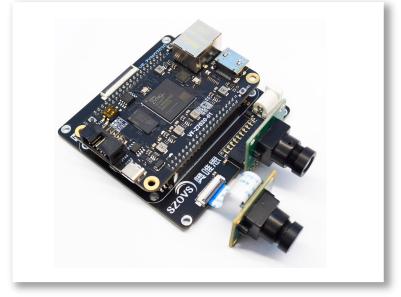


更多图片











奥唯思,为FPGA图像而生...

THANKS

官方网站: www.szovs.com (资料下载)

官方淘宝: https://szovs.taobao.com

"奥唯思FPGA"店铺

FPGA论坛: <u>www.crazyfpga.com</u>

FPGA交流群: 851598171 (QQ)



♀ 深圳市南山区朗山路11号同方科兴科学园E栋501



CrazyFPGA 公众号



深圳奥唯思 官微



企微业务 联系方式